

Simulasi Pembangkitan Sinyal BPSK dan QPSK

A Simulation to Generate BPSK and QPSK Signals

Indah Susilawati

Program Studi Teknik Elektro Universitas Mercu Buana Yogyakarta
Kampus I Jl. Wates Km. 10 Yogyakarta Telp. (0274) 6498211, 6498212 Fax. (0274) 6498213
Email: susilawati.indah@yahoo.co.id

ABSTRACT

This simulation is used to generate BPSK and QPSK signals using Matlab software tools. PSK is simply the allocation of one fixed phase for every code in the bit streams. In BPSK modulation, it's needed to allocate two distinct phases for "1" and "0". While in QPSK modulation, it's needed to allocate four distinct phases, each for "01", "00", "10", and "11". The results show that the simulation is able to generate BPSK and QPSK signals perfectly.

Keywords: BPSK, QPSK, phase

PENDAHULUAN

Modulasi PSK (*Phase Shift Keying*) dipergunakan secara luas, misalnya pada teknologi DMR (*Digital Microwave Radio*). Modulator PSK dapat diimplementasikan menggunakan rangkaian elektronika yang melibatkan pengkonversi seri ke paralel, osilator, *phase splitter*, *mixer*, dan filter. Namun, dapat dimungkinkan juga untuk membangkitkan sinyal termodulasi PSK menggunakan bantuan perangkat lunak atau pemrograman.

Dalam simulasi ini akan dibangkitkan sinyal termodulasi PSK dengan bantuan bahasa pemrograman Matlab. Jenis PSK yang paling sederhana yaitu BPSK (*Binary Phase Shift Keying*) dan salah satu variannya yaitu QPSK (*Quadrature Phase Shift Keying*) akan disimulasikan menggunakan fungsi-fungsi yang disediakan dalam bahasa pemrograman ini.

Pada modulasi PSK, sinyal pemodulasi yang berupa sinyal digital digunakan untuk memodulasi fase sinyal pembawa sinusoidal. Jika sinyal informasi mempunyai logika "1" maka sistem akan mentransmisikan sinyal pembawa dengan suatu fase tertentu misalnya fase 0° , sedangkan jika sinyal informasi mempunyai logika "0" maka sistem akan

mentransmisikan sinyal pembawa dengan suatu fase yang lain, misalnya fase 180° . Dengan demikian, maka sinyal PSK yang ditransmisikan adalah sinyal sinusoidal dengan amplitudo konstan dengan fase yang sesuai dengan arus data pada sinyal informasi. Berikut ilustrasi jenis modulasi PSK yang mentransmisikan sinyal pembawa dengan fase 0° untuk arus data logika "1" dan untuk arus data logika "0" ditransmisikan sinyal pembawa dengan fase 180° . Jenis modulasi PSK seperti ini disebut 2 - PSK atau *Binary Phase Shift Keying* (BPSK). Hal ini dapat dinyatakan:

bit "1" → dinyatakan dengan fase 0°
bit "0" → dinyatakan dengan fase 180°

Modulasi PSK juga berkembang menjadi beberapa bentuk atau varian, yaitu:

1. DPSK (*Differential PSK*)
2. DEPSK (*Differential Encoded PSK*)
3. *M-ary* PSK

Pada *M-ary* PSK, ada sejumlah M sandi, setiap sandi tersusun atas n bit ($M = 2^n$) dan dinyatakan dengan sebuah fase tertentu, sehingga ada sejumlah M fase yang berbeda yang digunakan. Jenis-jenis

M-ary PSK yang berkembang antara lain adalah:

1. QPSK (*Quadrature PSK*)

QPSK sesungguhnya adalah 4 – PSK, namun istilah QPSK lebih sering digunakan daripada 4 – PSK. Pada QPSK digunakan penyandian dengan 2 bit sehingga $n = 2$ dan terdapat $M = 4$ sandi yang berbeda, yaitu 00, 01, 10, dan 11. Dengan demikian ada empat sandi yang harus dinyatakan dengan empat fase yang berbeda. Sebagai contoh dapat dialokasikan fase untuk setiap sandi sebagai berikut.

- 11 dinyatakan dengan fase 45°
- 10 dinyatakan dengan fase 135°
- 00 dinyatakan dengan fase 225°
- 01 dinyatakan dengan fase 315°

2. 8 – PSK

Pada 8 – PSK digunakan penyandian dengan 3 bit sehingga $n = 3$ dan terdapat $M = 8$ sandi yang berbeda, yaitu 000, 001, 010, 011, 100, 101, 110, dan 111. Dengan demikian ada delapan sandi yang harus dinyatakan dengan delapan fase yang berbeda pula. Sebagai contoh dapat dialokasikan fase untuk setiap sandi sebagai berikut.

- 011 dinyatakan dengan fase $22,5^\circ$
- 010 dinyatakan dengan fase $67,5^\circ$
- 000 dinyatakan dengan fase $112,5^\circ$
- 001 dinyatakan dengan fase $157,5^\circ$
- 101 dinyatakan dengan fase $202,5^\circ$
- 100 dinyatakan dengan fase $247,5^\circ$
- 110 dinyatakan dengan fase $292,5^\circ$
- 111 dinyatakan dengan fase $337,5^\circ$

3. 16 – PSK

Pada 16 – PSK digunakan penyandian dengan 4 bit sehingga $n = 4$ dan terdapat $M = 16$ sandi yang berbeda, yaitu 0000, 0001, 0010, ..., 1111. Dengan demikian harus dialokasikan 16 fase yang berbeda untuk menyatakan setiap sandi tersebut. Secara umum dapat diketahui jarak atau selang antar fase adalah $360^\circ/M$, sehingga selang

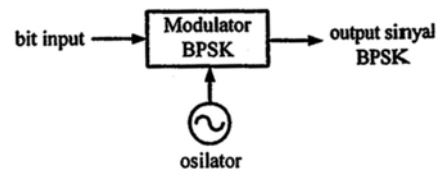
fase antar sandi untuk 16 – PSK adalah sebesar $360^\circ/16 = 22,5^\circ$. Biasanya dihindari untuk menyatakan suatu sandi dengan fase-fase berupa sudut-sudut istimewa ($0^\circ, 90^\circ, 180^\circ, 270^\circ, 360^\circ$), maka dapat dipilih fase = $360^\circ/M$ untuk menyatakan sandi yang pertama. Untuk 16 – PSK misalnya, dapat dipilih fase $22,5^\circ$ untuk sandi 000 dan sandi-sandi yang lain dapat dinyatakan dengan fase-fase yang lain yang berjarak $22,5^\circ$ satu sama lainnya.

Setiap kali level atau tingkat PSK meningkat (2 – PSK atau BPSK, 4 – PSK atau QPSK, 8 – PSK, dan seterusnya), maka efisiensi lebar-bidang secara teoritis (*theoretical bandwidth efficiency*) meningkat. Hal ini diperlihatkan pada Tabel 1.

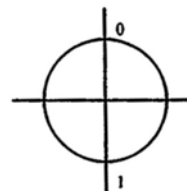
Tabel 1. Efisiensi lebar-bidang

Jenis Modulasi	Efisiensi Lebar-Bidang (b/s/Hz)
BPSK	1
QPSK	2
8 – PSK	3
16 – PSK	4

Diagram blok untuk pembangkitan sinyal BPSK diperlihatkan pada Gambar 1. Pada Gambar 2 diperlihatkan posisi fase (relatif) untuk kedua sandi (0 dan 1).



Gambar 1. Diagram blok pembangkitan sinyal BPSK



Gambar 2. Posisi fase (relatif) pada sinyal BPSK

M-ary PSK yang berkembang antara lain adalah:

1. QPSK (*Quadrature PSK*)

QPSK sesungguhnya adalah 4 – PSK, namun istilah QPSK lebih sering digunakan daripada 4 – PSK. Pada QPSK digunakan penyandian dengan 2 bit sehingga $n = 2$ dan terdapat $M = 4$ sandi yang berbeda, yaitu 00, 01, 10, dan 11. Dengan demikian ada empat sandi yang harus dinyatakan dengan empat fase yang berbeda. Sebagai contoh dapat dialokasikan fase untuk setiap sandi sebagai berikut.

- 11 dinyatakan dengan fase 45°
- 10 dinyatakan dengan fase 135°
- 00 dinyatakan dengan fase 225°
- 01 dinyatakan dengan fase 315°

2. 8 – PSK

Pada 8 – PSK digunakan penyandian dengan 3 bit sehingga $n = 3$ dan terdapat $M = 8$ sandi yang berbeda, yaitu 000, 001, 010, 011, 100, 101, 110, dan 111. Dengan demikian ada delapan sandi yang harus dinyatakan dengan delapan fase yang berbeda pula. Sebagai contoh dapat dialokasikan fase untuk setiap sandi sebagai berikut.

- 011 dinyatakan dengan fase $22,5^\circ$
- 010 dinyatakan dengan fase $67,5^\circ$
- 000 dinyatakan dengan fase $112,5^\circ$
- 001 dinyatakan dengan fase $157,5^\circ$
- 101 dinyatakan dengan fase $202,5^\circ$
- 100 dinyatakan dengan fase $247,5^\circ$
- 110 dinyatakan dengan fase $292,5^\circ$
- 111 dinyatakan dengan fase $337,5^\circ$

3. 16 – PSK

Pada 16 – PSK digunakan penyandian dengan 4 bit sehingga $n = 4$ dan terdapat $M = 16$ sandi yang berbeda, yaitu 0000, 0001, 0010, ..., 1111. Dengan demikian harus dialokasikan 16 fase yang berbeda untuk menyatakan setiap sandi tersebut. Secara umum dapat diketahui jarak atau selang antar fase adalah $360^\circ/M$, sehingga selang

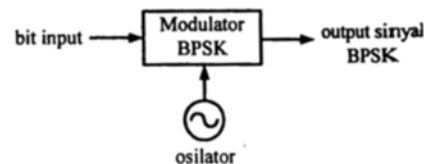
fase antar sandi untuk 16 – PSK adalah sebesar $360^\circ/16 = 22,5^\circ$. Biasanya dihindari untuk menyatakan suatu sandi dengan fase-fase berupa sudut-sudut istimewa ($0^\circ, 90^\circ, 180^\circ, 270^\circ, 360^\circ$), maka dapat dipilih fase = $360^\circ/M$ untuk menyatakan sandi yang pertama. Untuk 16 – PSK misalnya, dapat dipilih fase $22,5^\circ$ untuk sandi 000 dan sandi-sandi yang lain dapat dinyatakan dengan fase-fase yang lain yang berjarak $22,5^\circ$ satu sama lainnya.

Setiap kali level atau tingkat PSK meningkat (2 – PSK atau BPSK, 4 – PSK atau QPSK, 8 – PSK, dan seterusnya), maka efisiensi lebar-bidang secara teoritis (*theoretical bandwidth efficiency*) meningkat. Hal ini diperlihatkan pada Tabel 1.

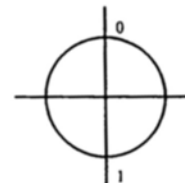
Tabel 1. Efisiensi lebar-bidang

Jenis Modulasi	Efisiensi Lebar-Bidang (b/s/Hz)
BPSK	1
QPSK	2
8 – PSK	3
16 – PSK	4

Diagram blok untuk pembangkitan sinyal BPSK diperlihatkan pada Gambar 1. Pada Gambar 2 diperlihatkan posisi fase (relatif) untuk kedua sandi (0 dan 1).

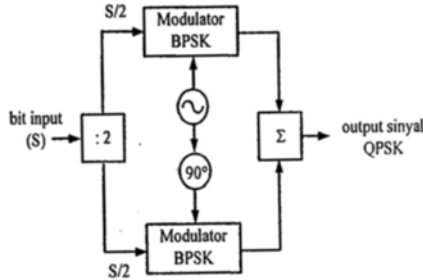


Gambar 1. Diagram blok pembangkitan sinyal BPSK

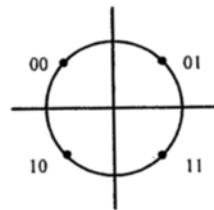


Gambar 2. Posisi fase (relatif) pada sinyal BPSK

Diagram blok untuk pembangkitan sinyal QPSK diperlihatkan pada Gambar 3. Pada Gambar 4 diperlihatkan posisi fase (relatif) untuk keempat sandi (00, 01, 10, dan 11).



Gambar 3. Diagram blok pembangkitan sinyal QPSK



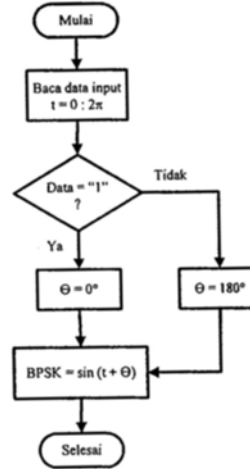
Gambar 4. Posisi fase (relatif) pada sinyal QPSK

METODOLOGI

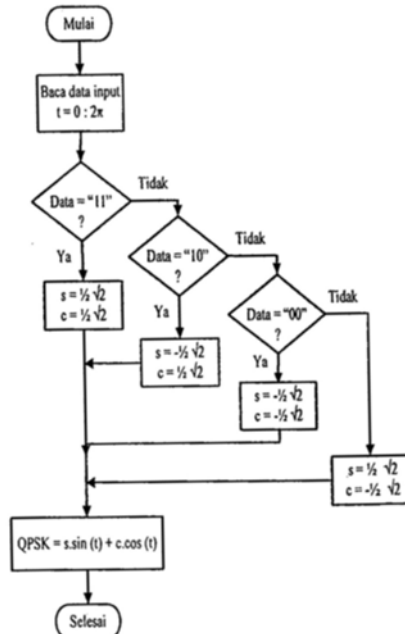
Simulasi pembangkitan sinyal termodulasi BPSK dan QPSK dilakukan menggunakan bahasa pemrograman Matlab. Diagram blok pembangkitan BPSK dan QPSK yang ditunjukkan pada Gambar 1 dan 3 digunakan sebagai dasar dalam pembuatan program simulasi. Posisi fase relatif pada sinyal BPSK dan QPSK yang ditampilkan pada Gambar 2 dan 4 menjadi pedoman yang sangat penting juga.

Pada Gambar 5 diperlihatkan diagram alir (flowchart) simulasi pembangkitan sinyal termodulasi BPSK. Sedangkan pada Gambar 6 diperlihatkan diagram alir (flowchart) simulasi pembangkitan sinyal

termodulasi QPSK menggunakan program Matlab.



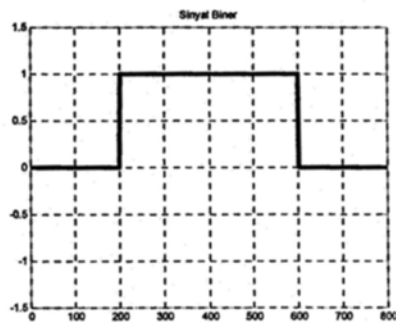
Gambar 5. Diagram alir simulasi pembangkitan sinyal BPSK



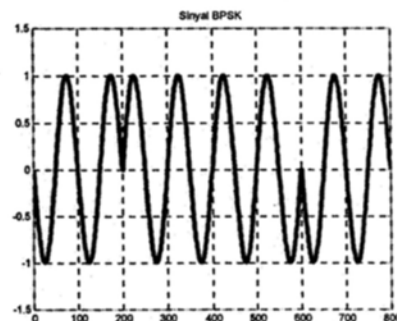
Gambar 6. Diagram alir simulasi pembangkitan sinyal QPSK

HASIL

Hasil simulasi pembangkitan sinyal termodulasi BPSK menggunakan Matlab diperlihatkan pada Gambar 7. Pada simulasi tersebut digunakan arus data 0110.



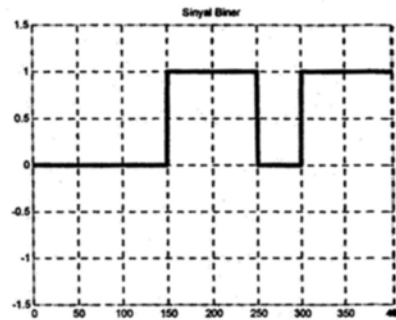
(a)



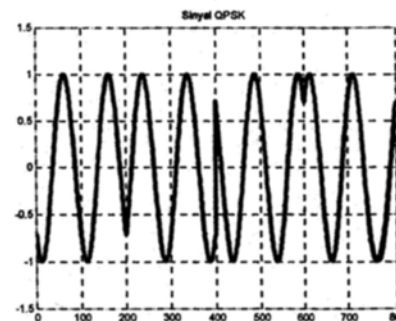
(b)

Gambar 7. Hasil simulasi pembangkitan sinyal BPSK

Hasil simulasi pembangkitan sinyal termodulasi QPSK menggunakan Matlab diperlihatkan pada Gambar 8. Pada simulasi tersebut digunakan arus data 00011011.



(a)



(b)

Gambar 8. Hasil simulasi pembangkitan sinyal QPSK

PEMBAHASAN

Simulasi pembangkitan sinyal BPSK menggunakan pedoman diagram blok pembangkitan sinyal BPSK yang ditunjukkan pada Gambar 1. Osilator membangkitkan sebuah sinyal pembawa dengan frekuensi tertentu. Dalam bahasa pemrograman Matlab tersedia fungsi pembangkitan sinyal sinus, sehingga dalam simulasi digunakan fungsi ini yang bertindak sebagai osilator. Dalam simulasi digunakan frekuensi $f = 2$ yang berarti dalam satu periode sandi terdapat dua siklus gelombang sinus.

Pada sinyal BPSK terdapat dua macam sandi yaitu "1" dan "0". Ini berarti harus dialokasikan dua fase yang berbeda untuk menyatakan kedua sandi tersebut. Jarak antara kedua fase secara umum dapat

ditentukan yaitu $= 360^\circ/2 = 180^\circ$. Untuk keperluan ini maka digunakan posisi fase relatif sinyal BPSK yang ditunjukkan pada Gambar 2. Pada simulasi pembangkitan digunakan alokasi fase sebagai berikut.

sandi "1" dinyatakan dengan fase 0°
sandi "0" dinyatakan dengan fase 180°

Dengan menggunakan ketentuan-ketentuan tersebut, maka jika data masukan atau sandi yang diterima sistem adalah "1", maka sinyal BPSK keluaran merupakan sinyal sinus dengan fase 0° . Sedangkan jika data masukan atau sandi yang diterima sistem adalah "0", maka sinyal BPSK keluaran merupakan sinyal sinus dengan fase 180° .

Pada Gambar 7 ditampilkan hasil simulasi pembangkitan sinyal termodulasi BPSK dengan arus data masukan 0110. Gambar 7(a) memperlihatkan arus data masukan yang dinyatakan dengan pulsa-pulsa biner, dalam hal ini satu periode sandi dinyatakan dalam skala 200 satuan. Gambar 7(b) memperlihatkan sinyal BPSK yang dihasilkan. Terlihat pada gambar bahwa dalam setiap satu periode sandi terdapat dua gelombang sinus ($f = 2$). Data masukan pertama berupa sandi "0" sehingga sinyal sinus yang dihasilkan mempunyai fase 180° (periode sinyal 0 – 200 satuan). Data masukan yang kedua berupa sandi "1" sehingga sinyal sinus yang dihasilkan mempunyai fase 0° (periode sinyal 200 – 400 satuan). Untuk data masukan ketiga dan keempat berlaku hal yang sama (periode sinyal 400 – 600 satuan dan 600 – 800 satuan). Hasil yang terlihat pada Gambar 7(b) menunjukkan bahwa simulasi berhasil membangkitkan sinyal BPSK sesuai dengan ketentuan yang ditetapkan sebelumnya.

Simulasi pembangkitan sinyal QPSK menggunakan pedoman diagram blok pembangkitan sinyal QPSK yang ditunjukkan pada Gambar 3. Arus data masukan dibagi menjadi dua, dalam implementasi elektronika hal ini dapat dilakukan dengan konverter seri-ke-paralel.

Dalam simulasi ini dilakukan dengan cara mengambil dua bit yang berturutan pada proses pemodulasian. Seperti tampak pada Gambar 3, proses pembangkitan sinyal QPSK dilakukan menggunakan dua buah modulator BPSK, namun dengan sinyal pembawa yang berbeda fase 90° . Sebuah osilator membangkitkan sinyal sinus, sinyal ini menjadi pembawa untuk salah satu modulator BPSK. Keluaran osilator digeser sebesar 90° dan menjadi pembawa untuk modulator BPSK yang lain. Dalam simulasi digunakan frekuensi $f = 2$ yang berarti dalam satu periode sandi terdapat dua siklus gelombang sinus. Keluaran kedua modulator BPSK kemudian dijumlahkan untuk membentuk sinyal QPSK.

Pada sinyal QPSK terdapat empat macam sandi yaitu "00", "01", "10", dan "11". Ini berarti harus dialokasikan empat fase yang berbeda untuk menyatakan keempat sandi tersebut. Jarak antara dua fase yang berlainan secara umum dapat ditentukan yaitu $= 360^\circ/4 = 90^\circ$. Dalam simulasi ini dihindari untuk menyatakan suatu sandi dengan fase-fase berupa sudut-sudut istimewa ($0^\circ, 90^\circ, 180^\circ, 270^\circ, 360^\circ$). Untuk keperluan ini maka digunakan posisi fase relatif sinyal QPSK yang ditunjukkan pada Gambar 4. Pada simulasi pembangkitan digunakan alokasi fase sebagai berikut.

sandi "11" dinyatakan dengan fase 45°
sandi "10" dinyatakan dengan fase 135°
sandi "00" dinyatakan dengan fase 225°
sandi "01" dinyatakan dengan fase 315°

Dengan menggunakan ketentuan-ketentuan tersebut, maka jika data masukan atau sandi yang diterima sistem adalah "11", maka sinyal QPSK keluaran merupakan sinyal sinus dengan fase 45° . Jika data masukan atau sandi yang diterima sistem adalah "10", maka sinyal QPSK keluaran merupakan sinyal sinus dengan fase 135° . Jika data masukan atau sandi yang diterima sistem adalah "00", maka sinyal QPSK keluaran merupakan sinyal sinus dengan fase 225° . Sedangkan data masukan atau sandi yang diterima sistem

adalah "01", maka sinyal QPSK keluaran merupakan sinyal sinus dengan fase 315° .

Pada Gambar 8 ditampilkan hasil simulasi pembangkitan sinyal termulasi QPSK dengan arus data masukan 00011011. Gambar 8(a) memperlihatkan arus data masukan yang dinyatakan dengan pulsa-pulsa biner, dalam hal ini satu periode sandi dinyatakan dalam skala 200 satuan. Gambar 8(b) memperlihatkan sinyal QPSK yang dihasilkan. Terlihat pada gambar bahwa dalam setiap satu periode sandi terdapat dua gelombang sinus ($f = 2$). Data masukan pertama berupa sandi "00" sehingga sinyal sinus yang dihasilkan mempunyai fase 225° (periode sinyal 0 – 200 satuan). Data masukan yang kedua berupa sandi "01" sehingga sinyal sinus yang dihasilkan mempunyai fase 315° (periode sinyal 200 – 400 satuan). Data masukan yang ketiga berupa sandi "10" sehingga sinyal sinus yang dihasilkan mempunyai fase 135° (periode sinyal 400 – 600 satuan). Data masukan yang keempat berupa sandi "11" sehingga sinyal sinus yang dihasilkan mempunyai fase 45° (periode sinyal 600 – 800 satuan). Hasil yang terlihat pada Gambar 8(b) menunjukkan bahwa simulasi berhasil membangkitkan sinyal QPSK sesuai dengan ketentuan yang ditetapkan sebelumnya.

SIMPULAN

Berdasarkan hasil simulasi dan pembahasan dapat ditarik simpulan bahwa simulasi berhasil membangkitkan sinyal BPSK dan QPSK dengan sangat baik sesuai dengan ketentuan yang telah ditetapkan sebelumnya. Selanjutnya simulasi ini diharapkan dapat membantu mahasiswa untuk lebih memahami modulasi BPSK dan QPSK. Untuk pengembangan lebih lanjut dapat disimulasikan modulasi PSK untuk level-level yang lebih tinggi yaitu 8 – PSK dan 16 – PSK.

DAFTAR PUSTAKA

- Hanselman, D., dan Littlefield, B. 2000. *Matlab Bahasa Komputasi Teknis*. Penerbit Andi Yogyakarta.
- Winch, RG. 1993. *Telecommunication Transmission Systems*. McGraw-Hill Inc.
- _____. <http://www.mathworks.com/access/helpdesk/help/toolbox/images/download> tanggal 21 Desember 2007 pukul 14.07 WIB.